

I - Objetivo : Estudar o F/F D e JK síncrono com clock através da montagem da sua tabela de estados. Familiarização com entradas assíncronas Preset e Clear. Estudar a característica do F/F e montagem do circuito JK e D síncronos com entradas assíncronas.

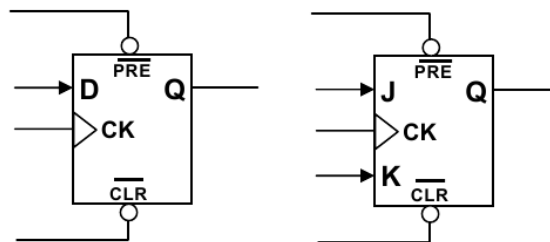
II - Material Utilizado :

- Maleta digital de programação ou similar CI - 7476;
- Multímetro digital;
- Cabos de interligações.

III – Parte Prática

- Montar o circuito F/F JK utilizando as portas lógicas NAND, conforme o circuito abaixo.
- Preencher a tabela de estados a seguir a coluna Q_{n+1} , impondo condições para as entradas J, K Preset e Clear, conforme as condições iniciais de Q_n (valor atual).
- A partir da tabela de estados montar a tabela de excitação e de estados.
- A seguir, preencher a tabela reduzida de estados.

CIRCUITO JK e D SÍNCRONO COM PRESET E CLEAR



A - TABELA DE ESTADOS DO F/F JK e D – SÍNCRONO COM PRESET E CLEAR

I - Preencher a tabela de estados, colocando $+V_{CC} = 5V$ quando a entrada NL1 e terra ou gnd quando a entrada for NL0.

/PRE	/CLR	J	K	Q_{n+1}
0	0	X	X	
0	1	X	X	
1	0	X	X	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

/PRE	/CLR	D	Q_{n+1}
0	0	X	
0	1	X	
1	0	X	
1	1	0	
1	1	1	

B – APLICAÇÕES COM ENTRADAS ASSÍNCRONAS.

II – Construir o circuito a seguir para 04 bits, carga paralela.

- 1 – Montar o circuito a seguir para 03 bits,
- 2 – Para o comando C e cada entrada P_i associar uma chave de entrada;
- 3 – Preencher a tabela da verdade impondo valores para as entradas P_i com $C = 1$.

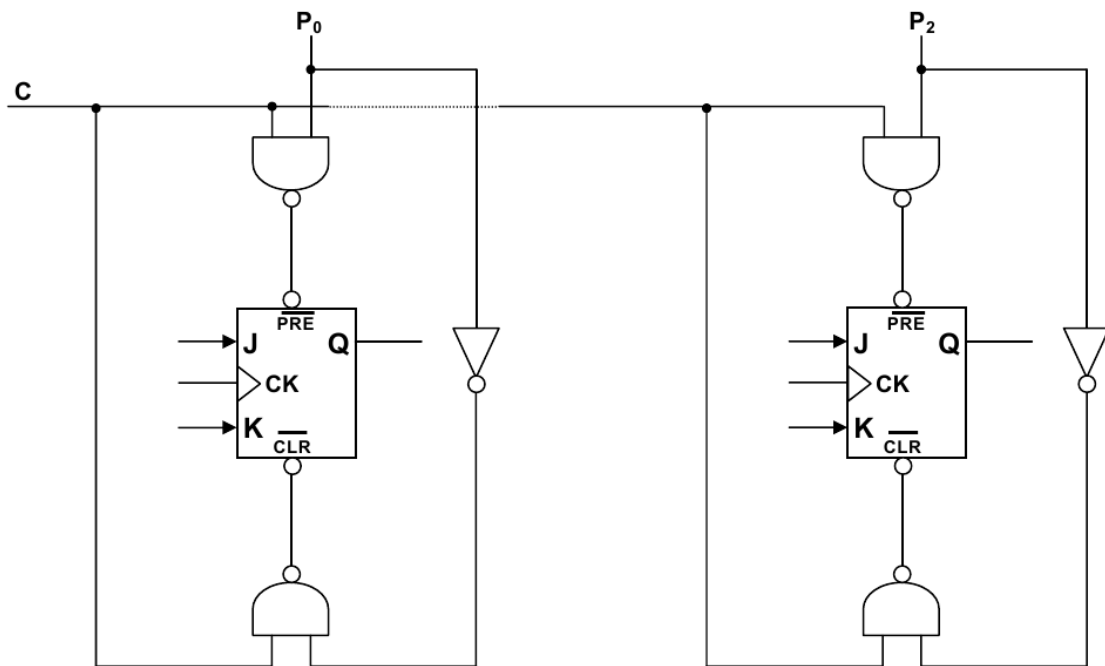


TABELA DA VERDADE A SER PREENCHIDA

C	P_2	P_1	P_0	Q_2	Q_1	Q_0
0	X	X	X			
1	0	0	0			
1	0	0	1			
1	0	1	0			
1	0	1	1			
1	1	0	0			
1	1	0	1			
1	1	1	0			
1	1	1	1			

Conclusões :