

REGISTRADOR DE DESLOCAMENTOS

Exemplo 1 : Construir um contador módulo 10, saída BCD-8421, com Q_D MSB, utilizando um registrador de deslocamentos de 4 bits, entrada paralela. Utilizar o CI-74194 e simular o resultado na MAX-PLUS II.

a) Tabela da verdade do contador.

Q _D Q _C \ Q _B Q _A	00	01	11	10
00	0	0	X	1
01	0	0	X	0
11	0	1	X	X
10	0	0	X	X

Q _D Q _C \ Q _B Q _A	00	01	11	10
00	0	1	X	0
01	0	1	X	0
11	1	0	X	X
10	0	1	X	X

$$D = Q_C Q_B Q_A + Q_D Q_A'$$

$$C = Q_C Q_B' + Q_C' Q_B Q_A + Q_C Q_A'$$

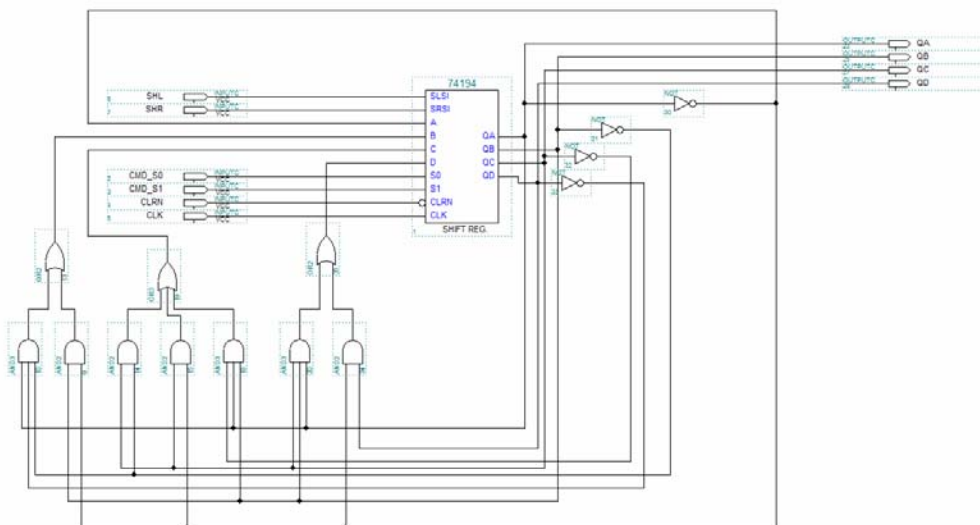
Q _D Q _C \ Q _B Q _A	00	01	11	10
00	0	0	X	0
01	1	1	X	0
11	0	0	X	X
10	1	1	X	X

Q _D Q _C \ Q _B Q _A	00	01	11	10
00	1	1	X	1
01	0	0	X	0
11	0	0	X	X
10	1	1	X	X

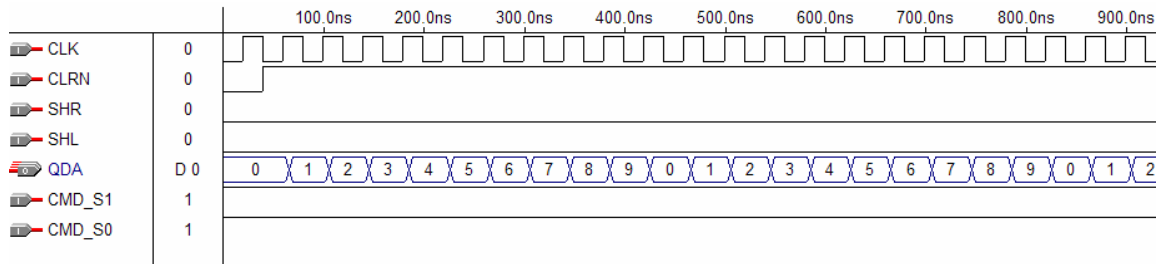
$$B = Q_B Q_A' + Q_D' Q_B' Q_A$$

$$A = Q_A'$$

O circuito funcional para gerar a contagem de 0 a 9 entradas paralelas será :



A forma de onda simulada no MAX-PLUS II, resultou em :



Exemplo 2 : Construir um contador módulo 10 entrada serial a direita, conforme a malha de estados a seguir. Na implementação utilizar o CI-74194, entrada serial SRLI.

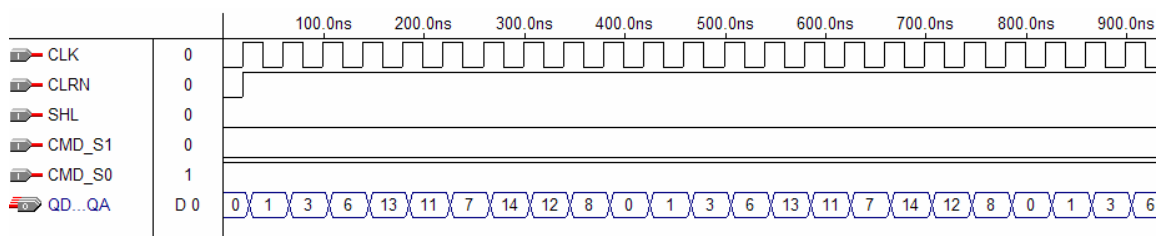
Solução : Malha de estados : 0,1,3,6,13,11,7,14,12,8

Os estados 2,4,5,9,10,15, devem ser realimentados para a malha principal. Do estado 2 para 5, para 11, para 4, para 9 e para 3. Do estado 15 para 14. Do 10 para 5.

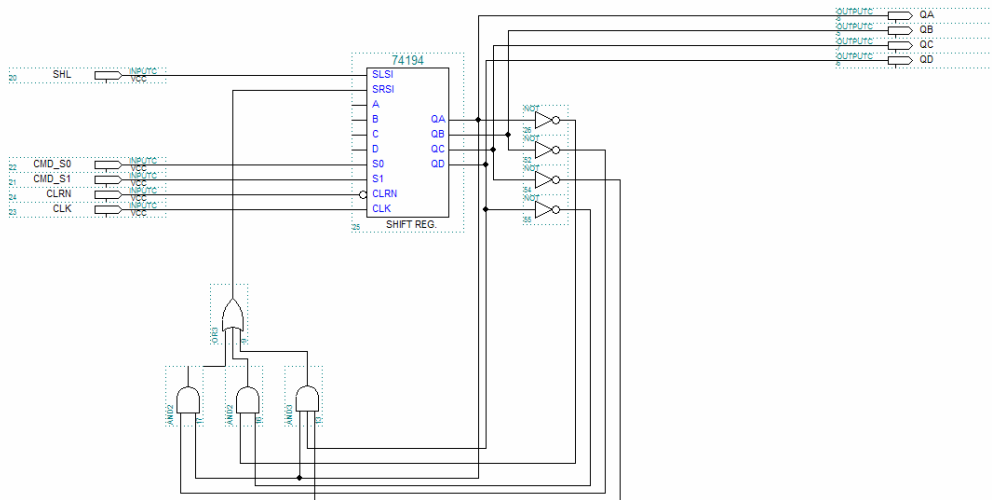
		$Q_D Q_C$			
		00	01	11	10
$Q_B Q_A$	00	1	1	0	0
	01	1	1	1	1
	11	0	0	0	1
	10	1	1	0	0

$$SRSI = Q_B'Q_A + Q_D'Q_A' + Q_DQ_C'Q_A$$

As formas de ondas obtidas na simulação com MAX-PLUS II, temos :



O circuito implementado com registrador de deslocamento CI-74194 é apresentado a seguir.



Exemplo 3 : Repetir o problema anterior, utilizando registrador de deslocamento CI-74194 pela entrada serial a esquerda.

Solução : Malha de 10 estados : 0,8,12,14,7,11,13,6,3,1

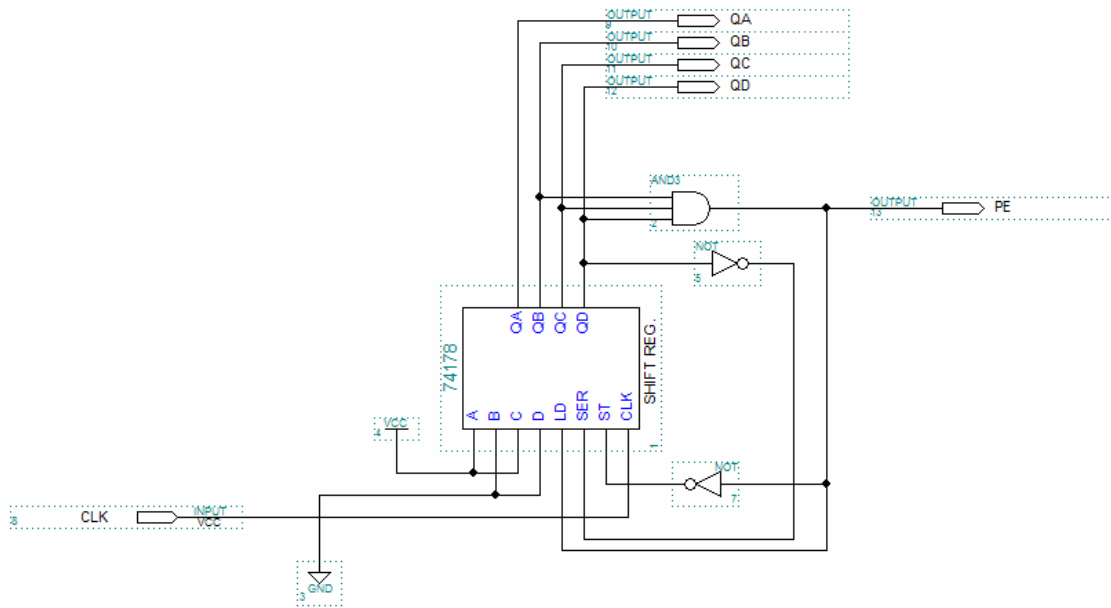
Os estados 2,4,5,9,10 e 15, serão realimentados para não formarem malhas secundárias.

$Q_D Q_C$	00	01	11	10
00	1	1	1	1
01	0	1	0	1
11	0	1	0	1
10	0	0	0	1

$$SRLI = Q_B'Q_A' + Q_DQ_C' + Q_D'Q_CQ_A$$

Exemplo 4 : Para o registrador 74178 a seguir, determinar :

- Estados percorridos pelo registrador, partindo inicialmente do estado zero.
- Módulo do contador.



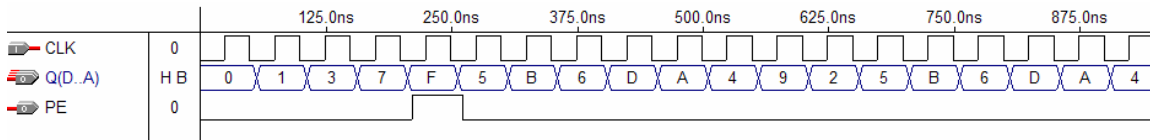
Solução : Gerando a tabela de estados completa, temos :

EST.	Q ₃	Q ₂	Q ₁	Q ₀	D _S	PE	SE
0	0	0	0	0	1	0	1
1	0	0	0	1	1	0	1
3	0	0	1	1	1	0	1
7	0	1	1	1	1	0	1
15	1	1	1	1	0	1	0
5	0	1	0	1	1	0	1
11	1	0	1	1	0	0	1
6	0	1	1	0	1	0	1
13	1	1	0	1	0	0	1
10	1	0	1	0	0	0	1
4	0	1	0	0	1	0	1
9	1	0	0	1	0	0	1
2	0	0	1	0	1	0	1
5	0	1	0	1	1	0	1

a) Estados percorridos : 0-1-3-7-15-5-11-6-13-10-4-9-2-5.

b) Módulo do contador : 5-11-6-13-10-4-9-2 = MOD.8

b) As formas de ondas do circuito com os estados percorridos, estão a seguir.



Exemplo 5: Construir um contador módulo 8 com registrador 74178, que percorre somente estados pares. Pede-se :

- a) Tabela de estados completa.
- b) Implementação da lógica de estados futuros.

Solução : Como o contador é módulo 8 e de estados pares, então precisa-se de 4 bits, pois de 2 em 2 estados teremos estados com 4 bits de representação.

São eles : 0 – 2 – 4 – 6 – 8 – 10 – 12 – 14

A montagem da tabela de estados com estados presente e futuros, os estados preenchidos serão 8 estados relativo aos pares e 8 estados restarão, os ímpares. Para evitar qualquer persistência no estado, a recomendação é dirigir estes estados para um estado qualquer da malha de estados e deixar o registrador operando somente no modo paralelo, colocando PE =1 e SE = DS = 0.

- a) Tabela de estados completa.

Q ₃	Q ₂	Q ₁	Q ₀	P ₃	P ₂	P ₁	P ₀
0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0
0	0	1	0	0	1	0	0
0	0	1	1	0	0	0	0
0	1	0	0	0	1	1	0
0	1	0	1	0	0	0	0
0	1	1	0	1	0	0	0
0	1	1	1	0	0	0	0
1	0	0	0	1	0	1	0
1	0	0	1	0	0	0	0
1	0	1	0	1	1	0	0
1	0	1	1	0	0	0	0
1	1	0	0	1	1	1	0
1	1	0	1	0	0	0	0
1	1	1	0	0	0	0	0
1	1	1	1	0	0	0	0

b) Implementação da lógica do futuro.

	Q_3Q_2			
Q_1Q_0	00	01	11	10
00	0	0	1	1
01	0	0	0	0
11	0	0	0	0
10	0	1	0	1

	Q_3Q_2			
Q_1Q_0	00	01	11	10
00	0	1	1	0
01	0	0	0	0
11	0	0	0	0
10	1	0	0	1

$$Q_3 = Q_3'Q_2Q_1Q_0' + Q_3Q_1'Q_0' + Q_3Q_2'Q_0'$$

$$Q_2 = Q_2Q_1'Q_0' + Q_2'Q_1Q_0'$$

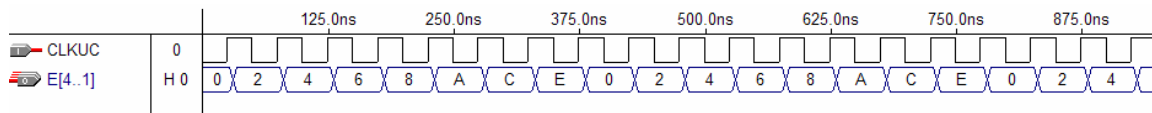
	Q_3Q_2			
Q_1Q_0	00	01	11	10
00	1	1	1	1
01	0	0	0	0
11	0	0	0	0
10	0	0	0	0

$$Q_1 = Q_1'Q_0'$$

	Q_3Q_2			
Q_1Q_0	00	01	11	10
00	0	0	0	0
01	0	0	0	0
11	0	0	0	0
10	0	0	0	0

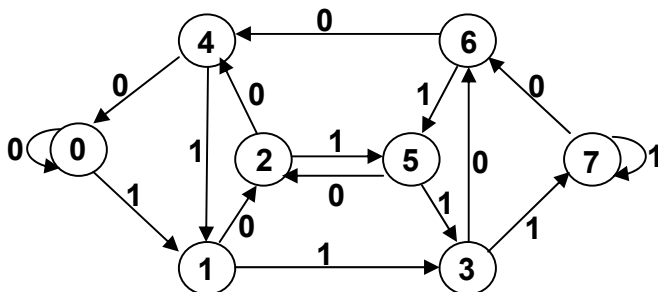
$$Q_0 = 0$$

As formas de ondas geradas no MAX-PLUS, resultou :



Exemplo 6 : Construir o diagrama de estados de um registrador de deslocamentos 74178, operando serialmente como um contador de 3 bits. Pedese :

a) A malha de estados do contador;



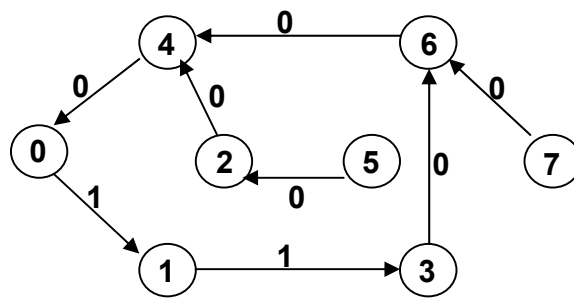
A ligação do circuito 74178, fica :

PE = 0, SE = 1, DS = Entrada serial.

Exemplo 7 : Construir um contador módulo 5, usando o 74178, no modo serial.
Pede-se :

- a) Tabela de estados do registrador como contador.
- b) Implementação da lógica do futuro por DS.

Solução : Olhando o exemplo anterior, a malha de estados para 3 bits, podemos construir este contador, escolhendo a malha de estados, a seguir.
A malha de 05 estados, será : 0 – 1 – 3 – 6 – 4. A malha secundária, será : 7 – 6, 5 – 2 e 2 – 4. A seguir apresenta-se a malha de estados, com os estados não pertencentes à malha principal e realimentados para a malha principal.



a) Tabela de estados.

b) Implementação da lógica D_S .

Q_2	Q_1	Q_0	Q_2	Q_1	Q_0	D_S
0	0	0	0	0	1	1
0	0	1	0	1	1	1
0	1	0	1	0	0	0
0	1	1	1	1	0	0
1	0	0	0	0	0	0
1	0	1	0	1	1	1
1	1	0	1	0	0	0
1	1	1	1	1	0	0

Q_2Q_1	00	01	11	10
Q_0				
0	1	0	0	0
1	1	0	0	0

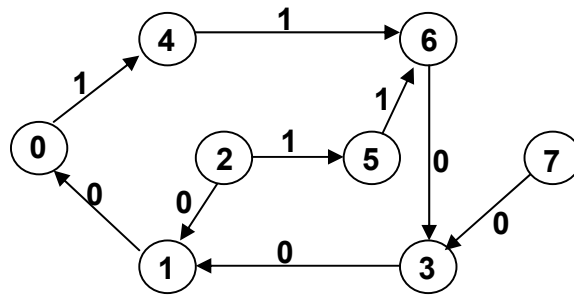
$$D_S = Q_2' Q_1'$$

$$SE = 1 \text{ e } PE = 0$$

Exemplo 8 : Construir um contador módulo 5, usando o 74178, no modo serial invertido. Pede-se :

- a) Tabela de estados do registrador como contador.
- b) Implementação da lógica do futuro por P_2 .

Solução : Olhando o exemplo anterior, a malha de estados para 3 bits, percorrendo os estados no modo inverso, fica :
A malha de 05 estados, será : 0 – 1 – 3 – 6 – 4. A malha secundária, será : 7 – 6, 5 – 2 e 2 – 4. A seguir apresenta-se a malha de estados, com os estados não pertencentes à malha principal e realimentados para a malha principal.



a) Tabela de estados.

Q_2	Q_1	Q_0	Q_2	Q_1	Q_0	P_2
0	0	0	1	0	0	1
0	0	1	0	0	0	0
0	1	0	0	0	1	0
0	1	1	0	1	1	0
1	0	0	1	1	0	1
1	0	1	1	0	1	1
1	1	0	0	1	1	0
1	1	1	0	1	1	0

b) Implementação da lógica D_s .

Q_2Q_1	00	01	11	10
Q_0				
0	1	0	0	1
1	0	0	0	1

$$D_s = Q_1' Q_0' + Q_2 Q_1'$$

$$SE = 0 \text{ e } PE = 1$$

$P_2 =$ Entrada Serial

$$Q_2 = P_1.$$

$$Q_1 = P_0.$$